

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-259110

(P2000-259110A)

(43)公開日 平成12年9月22日 (2000.9.22)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	データ(参考)
G 0 9 G	3/20	G 0 9 G	6 1 1 A
	3/28		5 C 0 8 0
	3/30	3/28	N
		3/30	Z

審査請求 未請求 請求項の数15 O L (全 14 頁)

(21)出願番号 特願平11-61477

(22)出願日 平成11年3月9日 (1999.3.9)

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 永井 孝佳

東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(74)代理人 100089233

弁理士 吉田 茂明 (外2名)

Fターム(参考) 50080 AA05 BB06 CC03 DD26 EE29

EE30 FF12 GG09 GG12 HH02

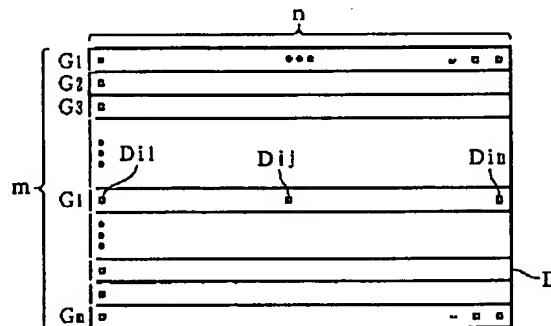
HH04 JJ02 JJ05 JJ06

(54)【発明の名称】 画像データ積算方法及び画像データ積算回路並びに表示装置

(57)【要約】

【課題】 表示パネルの消費電力を所定値に制限することを可能にする画像データ積算方法及び画像データ積算回路並びに表示装置を得る。

【解決手段】  $m \times n$  個の画像データ  $D_{ij}$  の各々について当該データ (グループ  $G_1 \sim G_m$ ) に対応した補正係数を用いて当該データの補正を行ってから、 $m \times n$  個の画像データ  $D_{ij}$  の積算を行う。



【特許請求の範囲】

【請求項1】 表示パネルを構成する複数のセルの各々に対応する複数の画像データを積算する方法であって、前記複数の画像データの各々について当該画像データに対応した補正係数を用いて当該画像データの補正を行ってから、前記複数の画像データの積算を行うことを特徴とする画像データ積算方法。

【請求項2】 前記複数の画像データを複数のグループに分け、前記複数のグループの各々に1つの前記補正係数が対応している請求項1記載の画像データ積算方法。

【請求項3】 前記複数のグループは、色毎に対応している請求項2記載の画像データ積算方法。

【請求項4】 前記画像データは輝度値を含む請求項1から3までのいずれかに記載の画像データ積算方法。

【請求項5】 前記積算の結果に応じて、前記表示パネルへ供給する供給電力を抑えることをさらに特徴とする請求項1から4までのいずれかに記載の画像データ積算方法。

【請求項6】 表示パネルを構成する複数のセルの各々に対応する複数の画像データを積算する画像データ積算回路であって、

前記複数の画像データを受け、前記複数の画像データの各々について当該画像データに対応した補正係数を用いて当該画像データの補正を行ってから、前記複数の画像データの積算を行うことを特徴とする画像データ積算回路。

【請求項7】 前記複数の画像データを複数のグループに分け、前記複数のグループの各々に1つの前記補正係数が対応している請求項6記載の画像データ積算回路。

【請求項8】 前記複数のグループは、色毎に対応している請求項7記載の画像データ積算回路。

【請求項9】 前記画像データは輝度値を含む請求項6から8までのいずれかに記載の画像データ積算回路。

【請求項10】 前記画像データ積算回路は、前記補正及び積算を行う補正積算部と、前記補正係数を予め記憶し、前記補正係数を前記補正積算部に出力する補正係数出力部と、を含む請求項6から9までのいずれかに記載の画像データ積算回路。

【請求項11】 前記画像データ積算回路は、前記グループに対応して並列に設けられ、当該グループに分けられた前記画像データの対応するものをそれぞれ受け、前記補正を各々が行う複数の補正部を含む請求項7記載の画像データ積算回路。

【請求項12】 請求項6から11までのいずれかに記載の画像データ積算回路と、

前記表示パネルと、前記複数の画像データが示す画像を前記表示パネルに表示するために前記表示パネルを駆動する画像表示制御部と、

前記画像データ積算回路の前記積算の結果に応じて、前記表示パネルへ供給される供給電力を抑えるための供給電力抑制部と、を備えた表示装置。

【請求項13】 前記供給電力抑制部は、前記積算の結果が大きいほど、前記供給電力の変化の割合を小さくするように、前記供給電力を抑える請求項12記載の表示装置。

【請求項14】 前記表示パネルは、色毎に前記セルの面積が異なる請求項12又は13記載の表示装置。

【請求項15】 表示パネルと、前記表示パネルを構成する複数のセルの各々に対応する複数の画像データを受け、前記複数の画像データの各々について当該画像データに対応した補正係数を用いて当該画像データの補正を行う補正回路と、前記複数の画像データを受け、前記画像データの積算を行う画像データ積算回路と、前記複数の画像データが示す画像を前記表示パネルに表示するために前記表示パネルを駆動する画像表示制御部と、

前記画像データ積算回路の前記積算の結果に応じて、前記表示パネルへ供給される供給電力を抑えるための供給電力抑制部と、を備えた表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、プラズマディスプレイパネル(Plasma Display Panel。以下、PDPとも称す。)や蛍光表示管あるいはエレクトロルミネッセントパネル(Electro Luminescent Panel。以下、ELPとも称す。)などの表示パネルのような、自発光型の画素を有する表示パネルに適用する画像データ積算方法及び画像データ積算回路並びに表示装置に関する。

【0002】

【従来の技術】図16は、例えば特開平6-332397号公報に記載された表示装置の全体構成を示すブロック図である。図16において、1は映像信号S1を受け、映像信号S1から画像信号S2及びこの画像信号に付随する各種の制御信号を発生する画像信号制御回路、14は所定期間(例えば1垂直走査期間、あるいは1水平走査期間)に与えられる画像信号S2の中から所定値レベルの画像データの数を積算する機能を有する画素数積算回路、7は画素数積算回路14の積算結果S3aを受け、消費電力を所定値に制限するオートマチックパワーコントロール(Automatic Power Control)機能を司るために、積算結果S3aに応じて表示輝度を制御するAPC信号発生回路、6は画像信号S2及びAPC信号発生回路7のAPC信号S4を受け、画面の水平方向及び垂直方向の走査期間に合わせて、画像信号S2が示す画像であって、APC信号S4に応じて表示輝度が制御された画像の表示のタイミングを制御する表示タイミング制御回路、2は画像を表示するのに必要な駆動電圧を発生する駆動電源、5は自発光型の多数のセルをマトリ

ックス状に配列してなるマトリクス表示パネル、4は表示タイミング制御回路6の制御信号S5及び駆動電源2からの駆動電圧を受け、マトリクス表示パネル5を駆動するための各種の駆動パルスを発生するドライバである。表示タイミング制御回路6及びAPC信号発生回路7は制御手段3を構成する。

【0003】以下、動作について説明する。画素数積算回路14は、マトリクス表示パネル5の消費電力を抑えるのに、まず、例えば1垂直走査期間（あるいは1水平走査期間）のような所定期間に与えられた画像信号S2のうち、その画像信号S2に含まれる画像データ（1画素に対応する画像データ）の輝度値が所定レベルを有する画像データの数を積算する。APC信号発生回路7は、積算結果S3aに応じて表示輝度を制御する。詳しくは、マトリクス表示パネル5の駆動周波数（例えばマトリクス表示パネル5がPDPの場合は、維持パルスの周波数）を変更する周波数変更手段として機能し、積算結果S3aに基づいて表示タイミング制御回路6に対してAPC信号S4を出力することにより、マトリクス表示パネル5の駆動周波数を変更する。

【0004】表示装置の消費電力、すなわち、（駆動電源2の出力電圧）×（駆動電源2からドライバ4へ供給される駆動電流Is）は、マトリクス表示パネル5における表示率（全表示セルの数に対する発光しているセルの割合）に相関を有する。よって、例えば、表示率が増加し、積算結果S3aが増大しても、APC信号発生回路7が駆動周波数を減ずるようにすることによって、駆動電流Isが小さくなり、消費電力を一定値以下に制限するようにされている。

【0005】APC信号発生回路7は画像信号S2における上述の積算結果S3a、さらに、階調表示を行う場合には、画像信号S2における積算結果S3aに階調による重み付けを行って新たに積算画素数とした値を駆動電流Isと対応付け、階調による重み付けを行った積算画素数をもとに駆動周波数を設定していた。

#### 【0006】

【発明が解決しようとする課題】ところで、マトリクス表示パネル5がカラーの映像表示を行うPDPの場合、セルに設けられた蛍光体は、通常、セル毎に赤色（R）、緑色（G）、青色（B）の3色に塗り分けられている。そして、蛍光体は各色毎に使用する材料が異なるため、製造上、その厚みが色毎に異なる場合がある。あるいは、各色の発光強度、色バランス等を勘案して、その厚みを色毎に意図的に異ならせる場合もある。このように蛍光体の厚みの差がある場合、蛍光体の厚みが厚いと、相対的に放電空間が狭くなつて、放電空間内における維持放電の広がりが空間的に制限されることから（維持放電の広がりが小さくなる）、その影響で維持放電の際に流れる電流（以下、維持放電電流と称す。）は減少する。反対に、蛍光体の厚みが薄いと、相対的に放

電空間が広くなつて、放電空間内における維持放電の広がりが大きくなることから維持放電電流は増加することとなる。従つて、色毎に形成された蛍光体の厚みが異なることにより、所望の表示状態を得るために各色に対応したセル毎（従つて、画素毎）に流れる電流は実質的に異なる。

【0007】また、図17はPDP装置における、PDPとこのPDPを駆動するためのドライバ回路の位置（配置）関係を示す説明図である。図17において、30はドライバ4とマトリクス表示パネル5を接続する接続配線、その他の符号は図16に対応している。

【0008】ドライバ4は、PDP5に設けられた維持電極Xiと走査電極Yiとに配線30を介して接続されている。セルを発光させるには、PDP5に設けられた維持電極Xiと走査電極Yiとの間に交互に極性の反転する維持パルスをドライバ4が印加することによって、放電空間に維持放電を発生させることにより行われる。ドライバ4をPDP5の上下位置における中央部P2に配置した場合、ドライバ4からPDP5における中央付近の行へ至る接続配線30の長さは短くなり、低いインピーダンスにて接続されることとなるが、PDP5の上部P1及び下部P3付近の行へ至る接続配線30の各長さが上述の中央付近の行へ至る接続配線30の長さよりも長くなることにより、接続のインピーダンスがより高くなり、接続配線30の抵抗成分による電圧低下（電圧ドロップ）や、インダクタンス成分によるリングの影響等がより大きく生じ、PDP5の中央部P2と比較して、上述の電圧低下の影響が大きくなる場合には放電電流が減少し、リングの影響が大きくなる場合には放電電流が増大する傾向にあり、図17では維持電極Xi及び走査電極Yi毎（行毎）の流れる電流にバラツキが生じる。また、後述するように、セルの構造、あるいは一つの画素に対応するセルの構成を色毎に異ならせたPDPの場合には、流れる電流の差異も顕著なものとなる。

【0009】以上のセルの構造的なバラツキや、維持電極Xi及び走査電極Yiとドライバ4との間の配線30のバラツキのように、セルには各種のバラツキがあるため、PDPへ流れる電流のバラツキが生じ、APC機能が働いていても、実際にはPDPの消費電力を所定値に制限することができないという問題点がある。

【0010】本発明は、以上の問題点を解決するためになされたものであり、表示パネルの消費電力を所定値に制限することを可能にする画像データ積算方法及び画像データ積算回路並びに表示装置を得ることを目的とする。

#### 【0011】

【課題を解決するための手段】本発明の請求項1に係る課題解決手段は、表示パネルを構成する複数のセルの各々に対応する複数の画像データを積算する方法であつ

て、前記複数の画像データの各々について当該画像データに対応した補正係数を用いて当該画像データの補正を行ってから、前記複数の画像データの積算を行うことを特徴とする。

【0012】本発明の請求項2に係る課題解決手段において、前記複数の画像データを複数のグループに分け、前記複数のグループの各々に1つの前記補正係数が対応している。

【0013】本発明の請求項3に係る課題解決手段において、前記複数のグループは、色毎に対応している。

【0014】本発明の請求項4に係る課題解決手段は、前記画像データは輝度値を含む。

【0015】本発明の請求項5に係る課題解決手段において、前記積算の結果に応じて、前記表示パネルへ供給する供給電力を抑えることをさらに特徴とする。

【0016】本発明の請求項6に係る課題解決手段において、表示パネルを構成する複数のセルの各々に対応する複数の画像データを積算する画像データ積算回路であって、前記複数の画像データを受け、前記複数の画像データの各々について当該画像データに対応した補正係数を用いて当該画像データの補正を行ってから、前記複数の画像データの積算を行うことを特徴とする。

【0017】本発明の請求項7に係る課題解決手段において、前記複数の画像データを複数のグループに分け、前記複数のグループの各々に1つの前記補正係数が対応している。

【0018】本発明の請求項8に係る課題解決手段において、前記複数のグループは、色毎に対応している。

【0019】本発明の請求項9に係る課題解決手段において、前記画像データは輝度値を含む。

【0020】本発明の請求項10に係る課題解決手段において、前記画像データ積算回路は、前記補正及び積算を行う補正積算部と、前記補正係数を予め記憶し、前記補正係数を前記補正積算部に出力する補正係数出力部とを含む。

【0021】本発明の請求項11に係る課題解決手段において、前記画像データ積算回路は、前記グループに対応して並列に設けられ、当該グループに分けられた前記画像データの対応するものをそれぞれ受け、前記補正を各々が行う複数の補正部を含む。

【0022】本発明の請求項12に係る課題解決手段は、請求項6から11までのいずれかに記載の画像データ積算回路と、前記表示パネルと、前記複数の画像データが示す画像を前記表示パネルに表示するために前記表示パネルを駆動する画像表示制御部と、前記画像データ積算回路の前記積算の結果に応じて、前記表示パネルへ供給される供給電力を抑えるための供給電力抑制部とを備える。

【0023】本発明の請求項13に係る課題解決手段において、前記供給電力抑制部は、前記積算の結果が大き

いほど、前記供給電力の変化の割合を小さくするよう前記供給電力を抑える。

【0024】本発明の請求項14に係る課題解決手段において、前記表示パネルは、色毎に前記セルの面積が異なる。

【0025】本発明の請求項15に係る課題解決手段は、表示パネルと、前記表示パネルを構成する複数のセルの各々に対応する複数の画像データを受け、前記複数の画像データの各々について当該画像データに対応した補正係数を用いて当該画像データの補正を行う補正回路と、前記複数の画像データを受け、前記画像データの積算を行う画像データ積算回路と、前記複数の画像データが示す画像を前記表示パネルに表示するために前記表示パネルを駆動する画像表示制御部と、前記画像データ積算回路の前記積算の結果に応じて、前記表示パネルへ供給される供給電力を抑えるための供給電力抑制部とを備える。

【0026】

【発明の実施の形態】実施の形態1. 図1は、この発明の実施の形態1における表示装置の構成を示すブロック図である。実施の形態1の表示装置は、画像信号制御回路1、補正型積算回路（画像データ積算回路）8、駆動回路100及びマトリクス表示パネル5を含む。駆動回路100は、APC信号発生回路（供給電力抑制部）7及び画像表示制御部101を含む。画像表示制御部101は駆動電源2、ドライバ4及び表示タイミング制御回路6を含む。

【0027】画像信号制御回路1は映像信号S1を受け、画像信号S2を出力する。補正型積算回路8は画像信号S2を受け、積算結果S3を出力する。APC信号発生回路7は積算結果S3を受け、APC信号S4を出力する。表示タイミング制御回路6は画像信号S2及びAPC信号S4を受け、制御信号S5を出力する。駆動電源2は電力S6を生成して出力する。ドライバ4は制御信号S5及び電力S6を受け、マトリクス表示パネル5に接続されている。駆動電源2からドライバ4に供給される駆動電流をIsとする。駆動電流Isは、マトリクス表示パネル5で消費される電力に比例する。

【0028】マトリクス表示パネル5はいわゆる3電極面放電型のPDPである。マトリクス表示パネル5の概念を図2に示す。マトリクス表示パネル5はマトリクス状に配置されたm×n個のセルCij（iは1～mの任意の整数、jは1～nの任意の整数）で構成されている。

【0029】マトリクス表示パネル5の構造は、実施の形態1では図3の通りである。図3はマトリクス表示パネル5の断面構造を示し、1つのセルCijを示している。ガラス基板21（第1基板）及びガラス基板24（第2基板）は、放電空間27を介して互いに対向して配置されている。ガラス基板21のガラス基板24側には、電極対XYiが形成されている。誘電体22は電極

対XYi及びガラス基板21を覆う。保護膜23は例えばMgOであって誘電体22を保護するために誘電体22を覆う。ガラス基板24のガラス基板21側には、電極対XYiに直交する方向で、アドレス電極Ajが形成されている。アドレス電極Ajのガラス基板21側には、アドレス電極Ajに直交する方向で、セルを区画するための隔壁26が形成されている。蛍光体25はアドレス電極Ajを覆う。なお、アドレス電極Ajと蛍光体25との間に、絶縁層を形成してもよい。

【0030】電極対XYiは互いに平行する維持電極Xi及び走査電極Yiを含む。維持電極Xi及び走査電極Yiの各々は、透明電極28と、透明電極28の導電性を補助するため透明電極28上的一部に重なるように設けられた低抵抗の金属などの金属電極(バス電極)29との積層構造である。

【0031】ガラス基板21、電極対XYi、誘電体22及び保護膜23を総称して前面基板FBと呼び、ガラス基板24、アドレス電極Aj、蛍光体25及び隔壁26を総称して背面基板BBと呼ぶ。マトリクス表示パネル5は、前面基板FB及び背面基板BBを貼り合わせた構造である。

【0032】互いに貼り合わされた前面基板FB及び背面基板BBは、その図示しない周辺部をフリットガラス等により封止、密封され、これによって放電空間27が密封され、放電空間27内を真空排気した後、Xe、Neといった放電気体が放電空間27内に封入される。

【0033】次にセルCijの動作について説明する。所定の書き込み期間において、維持電極Xi(あるいは、走査電極Yi)とアドレス電極Ajとの間に書き込み放電を生じさせることによって、維持電極Xiと走査電極Yiとの間の放電ギャップ近辺の誘電体22上(実際は保護膜23上)に壁電荷(後述のビット値"1")を蓄積させる。

【0034】次に、所定の維持期間に亘って継続して、維持電極Xi及び走査電極Yi間に映像信号S1(図1)に基づく所定の駆動パルスを印加する。この駆動パルスを壁電荷によって生じる壁電圧とは異なる極性によって、壁電荷が蓄積されたセルの維持電極Xiの透明電極28と走査電極Yiの透明電極28との間の放電ギャップに維持放電が生じ、紫外線が発生する。この紫外線は、蛍光体25によって可視光に変換され、前面基板FBを透過する。これによって、前面基板FBには画像が映し出される。

【0035】隔壁26は、前面基板FBと背面基板BBの間のスペーサとしての役割や、維持期間での維持放電や、所定の書き込み期間にアドレス電極Ajに印加された書き込みパルスによって生じる書き込み放電等が1ライン方向(電極対XYiに沿った方向)への広がりを防ぐことによって書き込み放電あるいは維持放電の安定性を確保するという役割がある。

【0036】次に、図1の補正型積算回路8の内部構造は、実施の形態1では図4の通りである。補正型積算回路8は演算/積算部(補正積算部)9及び補正係数出力部10を含む。補正係数出力部10はアドレス#を受け、補正係数Aを出力する。演算/積算部9は画像信号S2及び補正係数Aを受け、アドレス#及び積算結果S3を出力する。補正係数出力部10はROM及びROM内の補正係数Aの読み出し機能等を有するロジック回路で構成される。なお、アドレス#は後述のアドレスの総称であり、補正係数Aは後述の補正係数の総称である。

【0037】図1の表示装置の動作は、映像信号S1が示す画像をマトリクス表示パネル5に表示させる画像表示機能と、マトリクス表示パネル5の消費電力を所定値に制限するAPC機能とに大別できる。以下、画像表示機能とAPC機能とに分けて、図1の表示装置の動作を説明する。

【0038】画像表示機能。まず、画像表示機能について説明する。画像信号制御回路1は、TV信号又はパソコン用コンピューターのディスプレイ信号などの映像信号S1を受ける。映像信号S1の種類には、パソコン用コンピューターのディスプレイ信号の場合はRGB、TV信号の場合はNTSC、PAL、SECAM等がある。画像信号制御回路1は、映像信号S1の種類に応じて、同期分離、ビデオ復調、YC分離、A/D変換、逆ガンマ補正などを映像信号S1に施し、各セルCijに対応したn×m個の画像データDijと、垂直同期信号、水平同期信号及びドットクロック(ディジタル信号化されたRGB等の画像データDijを読み出すためのクロック)との組み合わせによる制御信号などといった表示パネルの駆動に関する所定の信号形式の画像信号S2を映像信号S1から生成して出力する。

【0039】画像信号S2内の画像データDijの構成を概念的に図5に示す。図5は図2に対応している。画像データDはm×n個の画像データDijで構成され、i行j列の画像データDijはi行j列のセルCijに対応している。

【0040】なお、画像データDijは具体的には輝度値であり、例えば8ビットである。8ビットであれば、セルCijが発光する明るさを256階調で表すことができる。

【0041】図1の駆動回路100の画像表示制御部101は、マトリクス表示パネル5の各セルCijが画像信号S2の画像データDijが示す輝度値で発光するよう、マトリクス表示パネル5を駆動する。これによって、マトリクス表示パネル5には画像信号S2の画像データDが示す画像が表示される。

【0042】画像表示制御部101をさらに詳しく説明する。画像表示制御部101は周知のサブフィールド法を用いてマトリクス表示パネル5を駆動する。以下、例えば1フィールドが8つのサブフィールドSF1～SF8で構成され、画像データDijが8つのビットb1, b

2, ……, b8で構成され、各サブフィールド内でセルC<sub>ij</sub>が発光を維持する期間（維持期間）が比（重み付け）で表すと、SF1の維持期間、SF2の維持期間、…、SF8の維持期間=1:2, ……, 128の場合を用いて説明する。

【0043】表示タイミング制御回路6は次のように動作するようにドライバ4を制御する。各サブフィールドは、書き込み期間と維持期間を含む。まず、書き込み期間で、ドライバ4は画像データD<sub>ij</sub>のビット（例えば、サブフィールドSF8ではビットb8）を対応するセルC<sub>ij</sub>に書き込む。次に、維持期間で、ドライバ4は、定数Kの重み付け倍のパルス数の駆動パルス（周期は一定値T（sec））を電力S6から生成して、マトリクス表示パネル5の全てのセルC<sub>ij</sub>へ駆動パルスを一斉に与える。このとき、1秒間あたりに印加する駆動パルスの数を駆動周波数と称す。“1”のビットが書き込まれたセルC<sub>ij</sub>では維持期間だけ与えられている期間だけ発光し、“0”のビットが書き込まれたセルC<sub>ij</sub>では発光しない。維持期間は、例えば、サブフィールドSF8の場合、K×128×T（sec）である。サブフィールドSF1～SF8がこの順に実行されることによって、セルC<sub>ij</sub>は256階調の明るさで発光する。以上が画像表示機能である。

【0044】APC機能。次に、APC機能について説明する。図1の補正型積算回路8は、画像信号S2を受け、画像信号S2の画像データD（図5）を図6の行毎に分ける。i行のグループG<sub>i</sub>には、n個の画像データD<sub>i1</sub>～D<sub>in</sub>が含まれる。

【0045】図4の補正係数出力部10のROMが格納している補正係数を図7に示す。図7は図6に対応している。補正係数出力部10はm個の補正係数A<sub>1</sub>～A<sub>m</sub>をROM内に予め記憶している。補正係数A<sub>1</sub>～A<sub>m</sub>は、それぞれアドレス#1～#mに対応しており、アドレス#iの補正係数A<sub>i</sub>は図6のi行のグループG<sub>i</sub>に対応している。

【0046】演算/積算部9は、アドレス#1を補正係数出力部10に出力する。これに応じて、補正係数出力部10は補正係数A<sub>1</sub>を演算/積算部9に出力する。演算/積算部9は、グループG<sub>1</sub>内のn個の画像データD<sub>11</sub>～D<sub>1n</sub>の各々と補正係数A<sub>1</sub>との掛け算を行う。他の補正係数A<sub>i</sub>及びグループG<sub>i</sub>についても同様に読み出し及び掛け算を繰り返す。このように、演算/積算部9は、グループG<sub>i</sub>に対応した補正係数A<sub>i</sub>と、グループG<sub>i</sub>内のn個の画像データD<sub>i1</sub>～D<sub>in</sub>との掛け算を行うことによって画像データDを補正する。

【0047】次に、演算/積算部9は、m×n個の補正した画像データDを足し合わせる（積算）。つまり、この時点で、演算/積算部9は $\Sigma (A_i \times (D_{i1} + D_{i2} + \dots + D_{in}))$ を行ったことになる。そして、演算/積算部9は $\Sigma (A_i \times (D_{i1} + D_{i2} + \dots + D_{in}))$ の積算結果

S3を出力する。

【0048】積算結果S3（= $\Sigma (A_i \times (D_{i1} + D_{i2} + \dots + D_{in}))$ ）はマトリクス表示パネル5に表示される画像全体の明るさを表していることに等しい。マトリクス表示パネル5に表示される画像全体の明るさとマトリクス表示パネル5の消費電力とは比例関係になる。よって、積算結果S3の大きさはマトリクス表示パネル5の消費電力を表しているとも言える。積算結果S3が大きいほど、画像全体が明るくなり、マトリクス表示パネル5の消費電力が増大する。

【0049】APC信号発生回路7は、積算結果S3を受け、積算結果S3と予め設定された基準値aとを比較することによって、マトリクス表示パネル5に表示される画像全体が明るいか否か、つまり、マトリクス表示パネル5の消費電力が基準値aを越えているか否かを判断する。そして、APC信号発生回路7は、積算結果S3が基準値a以上の場合、画像表示機能で既述の駆動周波数を抑えるように指示するAPC信号S4をAPC信号発生回路7は表示タイミング制御回路6に出力する。表示タイミング制御回路6は、APC信号S4に応じて、駆動周波数を抑えることで、マトリクス表示パネル5の消費電力（したがって、駆動電源2からドライバ4に供給される駆動電流I<sub>s</sub>（供給電力））を抑える。

【0050】図8は積算結果S3と駆動周波数との関係を示すグラフである。図8に示すように、積算結果S3が基準値a未満の場合は、駆動周波数は所定パルス数b（=定数Kの重み付け倍のパルス数、例えば、サブフィールドSF8であれば、K×128）であり、図9に示すように、積算結果S3が基準値a未満では、マトリクス表示パネル5の消費電力は積算結果S3に比例して増大する。しかし、積算結果S3が基準値a以上の場合は、駆動周波数は積算結果S3が増大するに従って低下する。これによって、積算結果S3が基準値a以上では、駆動電源2からドライバ4に供給される供給電力を所定値cに抑えることができる。以上がAPC機能である。

【0051】なお、1つのグループは、図6のように複数のグループの各々に1つの補正係数が対応している場合以外でも、複数の画像データの各々について1つの画像データが対応していればよい。例えば、図10のように、1つの画像データに1つの補正係数が対応しているよい。すなわち、1つのグループが1つの画像データだけを含む場合であってもよい。この場合、1つの画像データD<sub>ij</sub>に1対1に対応するm×n個のグループG<sub>ij</sub>が存在することになる。また、図10に対応して、補正係数出力部10は図11に示すように、m×n個の補正係数A<sub>11</sub>～A<sub>mn</sub>をROM内に予め記憶している。補正係数A<sub>11</sub>～A<sub>mn</sub>は、それぞれアドレス#11～#mnに対応しており、アドレス#ijの補正係数A<sub>ij</sub>は図10のi行j列のグループG<sub>ij</sub>に対応している。図10及び図11の場合、

演算／積算部9は、グループG<sub>ij</sub>に対応した補正係数A<sub>ij</sub>と、グループG<sub>ij</sub>内の1個の画像データD<sub>ij</sub>との掛け算を行うことによって画像データDを補正する。そして、演算／積算部9は、m×n個の補正した画像データDを足し合わせる。よって、積算結果S<sub>3</sub>は $\Sigma (A_{ij} \times D_{ij})$ となる。

【0052】また、画像データDを分けるグループは、図6及び図10の他でもよく、例えば色毎に対応してもよい。なお、グループが色毎に対応する場合についての望ましい形態は、後述の実施の形態2で説明する。

【0053】以上のように、APC信号発生回路7は、積算結果S<sub>3</sub>が基準値a以上範囲内の場合、駆動電源2からドライバ4へ供給される供給電力を所定値cに抑える。

【0054】しかも、補正型積算回路8は、たとえ、マトリクス表示パネル5のセルC<sub>ij</sub>のグループ単位で消費電力のバラツキがあっても、そのバラツキの分を考慮して消費電力の判断用に画像データDをグループ単位で補正できる。よって、APC信号発生回路7は消費電力の判断用の積算結果S<sub>3</sub>からマトリクス表示パネル5の消費電力を精度良く判断できる。したがって、マトリクス表示パネル5の実際の消費電力（供給電力）を精度良く所定値cに抑えることができる。

【0055】特に、図17の場合は、行毎にバラツキが生じるので、図6のように1行分の画像データを1つのグループに対応させるのが効果的である。

【0056】また、以上の説明では、補正型積算回路8及びAPC信号発生回路7はマトリクス表示パネル5に表示される画像全体の明るさを判断するのに、1フィールド分（1垂直同期期間）のm×n個の画像データD<sub>ij</sub>を用いたが、これに限らず、例えば、1行分（1水平走査期間）のn個の画像データでもよいし、1フィールド分を越えるm×n個より多い画像データを用いてもよい。

【0057】また、以上に説明した動作では1フィールド（1垂直同期期間）単位にマトリクス表示パネル5に表示される画像全体の明るさを判断してマトリクス表示パネル5に表示される画像全体の明るさ（消費電力）を抑える。したがって、映像信号S<sub>1</sub>によっては、例えば1フィールド単位に画像全体の明るさが抑えられたり、抑えなかつたりを繰り替えす場合が生じ、画像にちらつき（画像全体の明るさの急激な変化）が生じる。そこで、APC信号発生回路7は、1垂直同期期間以上連続して、画像全体の明るさが基準値a以上の範囲であると判断したとき、画像全体の明るさを抑えるように構成する。これによって、画像のつらつきを抑えることができる。

【0058】また、APC信号発生回路7は積算結果S<sub>3</sub>を1つの基準値aと比較することによって、画像全体の明るさを明るいか否かの2つの状態に区別したが、APC信号発生回路7は積算結果S<sub>3</sub>を複数の基準値と比

較することによって、画像全体の明るさを3つ以上の状態に区別してもよい。例えば、APC信号発生回路7は積算結果S<sub>3</sub>を2つ基準値a<sub>1</sub>、a<sub>2</sub>と比較することによって、画像全体の明るさを3つの状態に区別し、それぞれの状態に応じて駆動周波数を変更する。これによって、図12に示すように、3つの段階（a<sub>1</sub>未満、a<sub>1</sub>以上a<sub>2</sub>未満、a<sub>2</sub>以上）に応じて、マトリクス表示パネル5の実際の消費電力（供給電力）を抑えることができる。

【0059】図9の場合では、積算結果S<sub>3</sub>に対する供給電力（画像全体の明るさ）の変化の割合が、基準値aの前後で急激に変化するので、画像のちらつきが顕著になる。そこで、例えば、図12に示すように、積算結果S<sub>3</sub>に対する供給電力の変化の割合が、a<sub>1</sub>未満、a<sub>1</sub>以上a<sub>2</sub>未満、a<sub>2</sub>以上の順に小さくなるように設定する。このように、積算結果S<sub>3</sub>が大きいほど、供給電力の変化の割合を小さくするように、供給電力を抑えることで、マトリクス表示パネル5に表示される画像の明るさが急激に変化することはないので、画像のちらつきが顕著になることを抑えることができる。

【0060】また、例えば図11のm×n個の補正係数A<sub>ij</sub>は次のようにして求めればよい。セルC<sub>ij</sub>の各々に流れ込む電流のバラツキは、基本的に、表示パネルの構造、使用する蛍光体の材料、また例えば蛍光体を形成する際のプロセス（蛍光体層の製造方法）等で決まり、ほぼ実験的に予測することができる。そこで、サンプルとして、複数のマトリクス表示パネル5を準備する。そして、画像データDの各々の輝度値が一定値（但し、APC機能が働かない程度）の映像信号S<sub>1</sub>を図1の表示装置に印加し、その結果、画像データDの各々に流れる電流値を複数のサンプルのマトリクス表示パネル5に対して実測して記録する。この実測値から、セルC<sub>ij</sub>の各々に流れ込む電流値の平均値dを算出する。そして、バラツキのない理想的なセルC<sub>ij</sub>に流れ込む電流値をeとし、この理想的な値eに対するセルC<sub>ij</sub>に実際に流れ込んだ電流値の平均値dの割合から補正係数A<sub>ij</sub>を求めればよい。なお、電流値の実測は、1つの画素毎でなくてもよい。例えば赤、緑、青の各色毎に測定してもよいし、あるいは、マトリクス表示パネル5のm×n個のセルC<sub>ij</sub>を複数のグループに分割し、そのグループ毎に測定してもよい。このように統計的に求めた補正係数A<sub>ij</sub>なら、その補正係数A<sub>ij</sub>で補正された画像データD（積算結果S<sub>3</sub>）から実際にマトリクス表示パネル5に流れ込む駆動電流I<sub>s</sub>を正確に予測することができる。よって、積算結果S<sub>3</sub>と実際にマトリクス表示パネル5に流れ込む駆動電流I<sub>s</sub>とを正確に関連づけることができる。マトリクス表示パネル5の実際の消費電力を精度良く所定値cに抑えることができる。

【0061】実施の形態2、実施の形態1は、行毎にバラツキのあるマトリクス表示パネル5や、セルC<sub>ij</sub>毎に

バラツキのあるマトリクス表示パネル5に適用した場合であるが、実施の形態2では、色毎にバラツキのあるマトリクス表示パネル5に適用する場合である。

【0062】実施の形態2で適用する色毎にバラツキのあるマトリクス表示パネル5を図13に示す。図13に示したPDPは、本出願人による特願平10-40576号において示されたPDPと同一構造のものであり、色毎にセルの幅（実質的にはセルの面積）を異ならせるこことによって、画像全体における色温度の適正化を含む色毎の輝度のバランスを適正化したことを特徴としたものである。

【0063】図13の構造について説明する。図13は赤色（R）、緑色（G）、青色（B）の3つのセルを示している。なお、蛍光体25には、赤色の蛍光体25R、緑色の蛍光体25G及び青色の蛍光体25Bの種類がある。蛍光体25R、蛍光体25G及び蛍光体25Bはそれぞれ、赤色、緑色及び青色のセルに設けられ、放電によって生じる紫外線を受けてそれぞれ赤、青、緑色の可視光を生じる。また、アドレス電極Aj、Aj+1、Aj+2はガラス基板24上にそれぞれ赤色蛍光体25R、青色蛍光体25B、緑色蛍光体25Gに対応するよう設けられている。通常、ガラス基板21及びガラス基板24のうち、赤色、緑色及び青色の3つのセルからなる領域は方形状である。また、図13の全体の構造については概念的に図2と同様である。

【0064】図13に示されたようなPDPにおいては、セルの幅に特徴がある。赤色蛍光体25R、青色蛍光体25B、緑色蛍光体25Gのうち青色蛍光体25Bの形成されるセルの幅が、他の赤色蛍光体25R、緑色蛍光体25Gの形成されるセルの幅よりも大きくなっている。例えば、赤色のセル幅：青色のセル幅：緑色のセル幅=1:2:1である。

【0065】このような構造を採用する場合、セル幅が大きくなると1ライン方向の放電ギャップの長さがセル幅に比例して大きくなり、また、放電空間27も広がるため、青色に対応するセルに流れる電流はセルの幅に略比例して増大する。

【0066】以上のように、図13のようなマトリクス表示パネル5は色毎にバラツキがある。しかし、色毎にバラツキのあるマトリクス表示パネル5であっても、やはり、図10の考え方を適用することはできる。しかし、図10では、m×n個毎に、補正係数を読み出したり、演算を行ったりしなければならないので、補正型積算回路8は膨大な処理を行わなければならない。そこで、マトリクス表示パネル5が色毎にバラツキのある場合は、図14に示す補正型積算回路8を用いることが望ましい。なお、実施の形態2の表示装置のその他の部分は図1と同様である。

【0067】図14の補正型積算回路8は、補正部9R、9G、9B及び積算部13を含む。補正部9Rは、

R積算部11R及びR補正部12Rを含む。演算/積算部9Gは、G積算部11G及びG補正部12Gを含む。演算/積算部9Bは、B積算部11B及びB補正部12Bを含む。

【0068】図14の補正型積算回路8の動作について説明する。画像信号S2に含まれる画像データDは赤色のグループGR、緑色のグループGG及び青色のグループGBに分けられる。画像データDは実施の形態1同様、m×n個の画像データDij（輝度値）からなり、画像データDijの各々は、m×n個のセルCij（図2）の各々に対応している。1フィールドにおいて、グループGR、GG及びGBの各々に含まれる画像データの数は、m×n/3となる。R積算部11RはグループGRを受け、グループGR内のm×n/3個の画像データを合計し、この合計SRを出力する。G積算部11GはグループGGを受け、グループGG内のm×n/3個の画像データを合計し、この合計SGを出力する。B積算部11BはグループGBを受け、グループGB内のm×n/3個の画像データを合計し、この合計SBを出力する。

【0069】R補正部12R、G補正部12G、B補正部12Bには、それぞれ赤色用の補正係数AR、緑色用の補正係数AG、青色用の補正係数ABが予め設定されている。R補正部12Rは合計SRを受け、合計SRと補正係数ARとの掛け算（補正）を行い、この演算結果SRAを出力する。G補正部12Gは合計SGを受け、合計SGと補正係数AGとの掛け算（補正）を行い、この演算結果SGAを出力する。B補正部12Bは合計SBを受け、合計SBと補正係数ABとの掛け算（補正）を行い、この演算結果SBAを出力する。

【0070】積算部13は演算結果SRA、SGA、SBAを受け、これらの積算を行い、この積算結果S3を出力する。

【0071】実施の形態2では、補正係数AR、AG及びABは次のようにして求めることができる。図13の構造の場合には、上述した、各画素毎に与えるべき駆動電流のばらつき、蛍光体の色毎の厚さの違い、PDPの電極に接続される接続配線の長さの違い等によって放電電流等の影響よりもセル幅の駆動電流に与える影響の方が優位となるため、各色における、実質的なセル幅、あるいはセル幅の比率に基づいて定まる各色の補正係数を用いて補正された積算結果を得ることにより、セル毎に極端に電流値が変化するような場合においても、駆動電流（および電力）との相関を正確に得ることができる。

【0072】例えば、図13の構造の場合、各セル幅に対応する補正係数の例として、赤色のセル幅：青色のセル幅：緑色のセル幅の比が1:2:1であるとき、補正係数AR：補正係数AB：補正係数AG=1:2:1として設定すればよい。なお、ここに示したように駆動電流への影響が、その他の条件（各画素毎に与えるべき駆動電流のばらつき、蛍光体の色毎の厚さの違い、PDPの

電極に接続される接続配線の長さの違い等)に比して大きく、セル幅の比に略比例するような場合、基本的には上述のように各セル幅の比に応じて補正係数を与えれば良いが、セル幅以外の条件が駆動電流へ大きな影響を与えるような場合には、その条件に基づいて補正係数を決定すればよく、上述の場合に必ずしも限られないことは言うまでもない。

【0073】以上のように、図14の補正型積算回路8は、単に、色毎に、合計SR×補正係数AR、合計SG×補正係数AG、合計SB×補正係数ABを行い、これらの演算結果S Ra、SGa及びSBaを積算するだけで済む。よって、図10の場合と比較して、図14の補正型積算回路8は膨大な処理を行わなくて済む。また、R補正部12R、G補正部12G、B補正部12Bの各々は1つの補正係数を記憶しておくだけで済み、補正型積算回路8の構成をより簡単で低コストにすることができる。さらに、上記の色毎の演算(合計SR×補正係数AR、合計SG×補正係数AG、合計SB×補正係数AB)を一斉に行うことができるので、画像信号S2を入力してから積算結果S3が出力されるまでのターンアラウンドタイムを短くすることができる。画像データの数が膨大な場合に有効である。

【0074】変形例。なお、図1の構成では、補正係数Aijを用いてマトリクス表示パネル5に表示される画像全体の実際の明るさ(マトリクス表示パネル5の実際の消費電力)を精度良く抑えることができるが、同じ補正係数Aijを用いて画像の一部の明るさだけを補正することにより、セル構造のバラツキや、配線の長短に起因する輝度ムラを抑制することも可能である。これは、図15に示すように、補正回路8aが画像信号S2を画像用に補正し、補正回路8aによって補正された画像信号S2を表示タイミング制御回路6が受ける構成することにより、可能となる。また、補正型積算回路8は図1と同様である。図15のその他の構成も図1と同様である。

【0075】補正回路8aは、補正型積算回路8同様、画素信号S2のうち、画像信号S2の画像データDを受け、画像データDの各々について当該データに対応した補正係数を用いて当該データの補正を行う。但し、補正回路8aは、補正型積算回路8と異なり、 $\Sigma (Dij \times Aij)$ を求めるのではなく、各画像データDijを補正係数Aijで割る( $Dij / Aij$ )ことにより補正を行う。よって、補正回路8aが输出する画像信号S2aと画像信号S2との違いは輝度値が違うだけである。一方、補正型積算回路8は、実施の形態1や2同様、例えば1垂直走査期間(あるいは1水平走査期間)のような所定期間に与えられた画像信号S2のうち、その画像信号S2に含まれる画像データ(1画素に対応する画像データ)を輝度の重みを付けて積算する。

【0076】以上の図15の表示装置によれば、補正回

路8aは、たとえ、マトリクス表示パネル5の画素のグループ単位で明るさにバラツキがあっても、そのバラツキの分を考慮して画像表示用に画像データをグループ単位やセル単位で補正できる。よって、マトリクス表示パネル5には画像表示用に補正された画像データに従った画像が表示される。したがって、表示パネルに表示される実際の画像を精度良く補正でき、ごく自然な画像を得ることができる。しかも、補正回路8aが画像信号S2を補正することによって、セルに供給される電力をセル毎に補正して、セル毎の消費電力のバラツキをなくすことも可能である。これによって、APC信号発生回路7はマトリクス表示パネル5の実際の消費電力を所定値に精度良く抑えることもできる。補正回路8aで用いる補正係数Aijと補正型積算回路8で用いる補正係数とは共用することが可能であり、補正係数Aijを記憶するためのメモリを追加する必要はない。

【0077】また、表示装置は駆動電源2を含まなくてよく、駆動電源2を外部から接続してもよい。

【0078】また、図1、図4、図14及び図15に示す表示装置は、いかなる形態で具現しても良い。例えば、これらの図に示すブロックを独立した装置(回路)として構成しても良い。あるいは、図1ではAPC信号発生回路7及び表示タイミング制御回路6を1つの装置3として構成してもよいし、図14では、R積算部11R、G積算部11G及びB積算部11Bを1つの装置11として構成してもよいし、R補正部12R、G補正部12G及びB補正部12Bを1つの装置12として構成してもよい。あるいは、複数のブロックを同一の回路基板上に形成して1つの装置として構成しても良い。あるいは、例えば、補正型積算回路8、補正回路8aの機能をコンピュータプログラムで実現しても良い。

【0079】また、複数の画像データが複数のセルの各々に対応する場合の一例として、実施の形態1では、1つの画像データは1つのセルに対応する場合を考えたが、この他にも、1つの画像データが複数のセルに対応する場合(例えば、前述の特願平10-40576号の実施の形態2に示したような1つの青色の画像データに対応して2つの青色のセルが同時に発光するような場合)に適用してもよい。

【0080】また、図14のように、複数のグループに対応して並列に複数の補正部を設けるという考え方は、グループが色毎に対応している場合以外に適用してもよい。

【0081】また、補正係数を用いた補正型積算回路8による画像データの補正は、単純な掛け算の他であってよい。

【0082】さらに、本発明に適用される、自発光型の画素で構成された表示パネルは、PDPの他、蛍光表示管あるいはエレクトロルミネッセントパネルなどの表示パネルのような、自発光型の画素を有する表示パネルに

適用してもよい。

【0083】

【発明の効果】請求項1に記載の発明によれば、画像データ毎に補正を行った後、積算を行うので、表示パネルに表示される画像全体を精度良く補正できる。

【0084】請求項2に記載の発明によれば、グループ単位で、画像データを補正することができる。

【0085】請求項3に記載の発明によれば、色毎にバラツキのある表示パネルに特に効果的である。また、補正係数の数は色の数だけで済むので、構成が簡単になる。

【0086】請求項4に記載の発明によれば、表示パネルに表示される画像全体の明るさを精度良く補正できる。

【0087】請求項5に記載の発明によれば、たとえ、表示パネルのセルにバラツキがあっても、そのバラツキの分を画像データ上で補正することができるので、表示パネルの実際の消費電力を精度良く抑えることができる。

【0088】請求項6に記載の発明によれば、画像データ毎に補正を行った後、積算を行うので、表示パネルに表示される画像全体を精度良く補正できる画像データ積算回路を構成できる。

【0089】請求項7に記載の発明によれば、グループ単位で、画像データを補正することができる画像データ積算回路を構成できる。

【0090】請求項8に記載の発明によれば、色毎にバラツキのある表示パネルに特に効果的な画像データ積算回路を構成できる。また、補正係数の数は色の数だけで済むので、画像データ積算回路の構成が簡単になる。

【0091】請求項9に記載の発明によれば、表示パネルに表示される画像全体の明るさを精度良く補正できる。

【0092】請求項10に記載の発明によれば、補正係数出力部を例えばROMで構成でき、画像データ積算回路の構成が簡単になる。

【0093】請求項11に記載の発明によれば、グループ毎に補正を並列に行うことができるので、画像データ積算回路のターンアラウンドタイムを短くすることができる。画素画像データの数が膨大な場合に有効である。

【0094】請求項12に記載の発明によれば、画像データ毎に補正を行った後、積算を行い、この積算の結果を用いることによって、たとえ、表示パネルのセルにバラツキがあっても、そのバラツキの分を画像データ上で補正することができるので、適切に供給電力を抑えることができるので、表示パネルの実際の消費電力を精度良く抑えることができる。

【0095】請求項13に記載の発明によれば、表示パネルに表示される画像の明るさが急激に変化することはないので、画像のちらつきが顕著になることを抑えるこ

とができる。

【0096】請求項14に記載の発明によれば、色毎にセルの面積が異なる表示パネルの消費電力を効果的に抑えることができる。

【0097】請求項15に記載の発明によれば、画像データ毎に補正を行った後、この補正の結果を用いることによって、たとえ、表示パネルのセルにバラツキがあっても、画像を精度よく補正することができる。しかも、画像データ毎に補正を行って画像を表示させていることによって、供給電力抑制部は、供給電力を精度よく抑えることになり、表示パネルの実際の消費電力を精度良く抑えることができる。

【図面の簡単な説明】

【図1】 本発明の実施の形態1の表示装置を示すブロック図である。

【図2】 自発光型のマトリクス表示パネルの概念図である。

【図3】 マトリクス表示パネルの一部断面図である。

【図4】 本発明の実施の形態1の補正型積算回路を示すブロック図である。

【図5】 画像信号に含まれる画像データのデータ構造図である。

【図6】 本発明の実施の形態1の補正型積算回路の動作を説明するための図である。

【図7】 本発明の実施の形態1の補正係数出力部に格納されている補正係数のデータ構造図である。

【図8】 本発明の実施の形態1の積算結果と駆動周波数との関係を示すグラフである。

【図9】 本発明の実施の形態1の積算結果と供給電力との関係を示すグラフである。

【図10】 本発明の実施の形態1の補正型積算回路の動作を説明するための図である。

【図11】 本発明の実施の形態1の補正係数出力部に格納されている補正係数のデータ構造図である。

【図12】 本発明の実施の形態1の積算結果と供給電力との関係を示すグラフである。

【図13】 本発明の実施の形態2のマトリクス表示パネルの一部斜視図である。

【図14】 本発明の実施の形態2の補正型積算回路を示すブロック図である。

【図15】 本発明の変形例の表示装置を示すブロック図である。

【図16】 従来の表示装置を示すブロック図である。

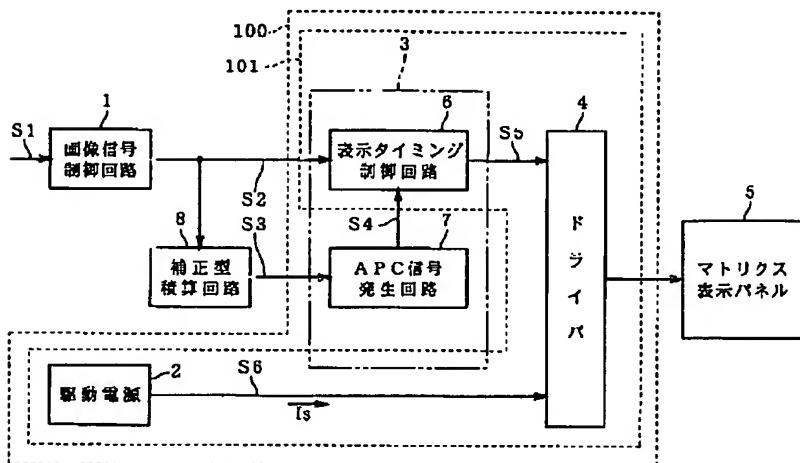
【図17】 マトリクス表示パネルとそれを駆動するドライバとの接続を示す概念図である。

【符号の説明】

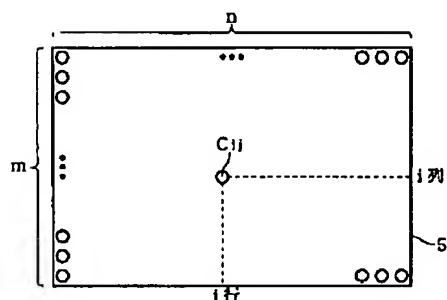
5 マトリクス表示パネル、7 供給電力抑制部、8 補正型積算回路（画像データ積算回路）、D 画像データ、Gi, Gij, GR, GG, GB グループ、Ai, Aij, AR, AG, AB 補正係数、R 赤色、G 緑色、

B 黄色、9演算／積算部（補正積算部）、9R、9 部、100 駆動回路、101 画像表示制御部。  
 G、9B 補正部、10 補正係数出力部、13 積算

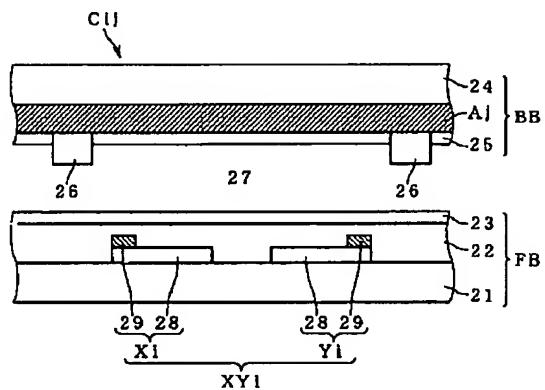
【図1】



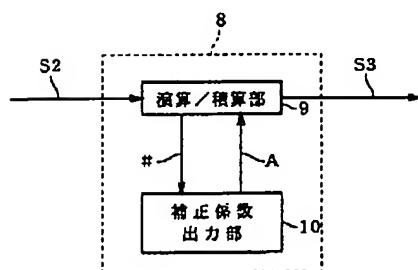
【図2】



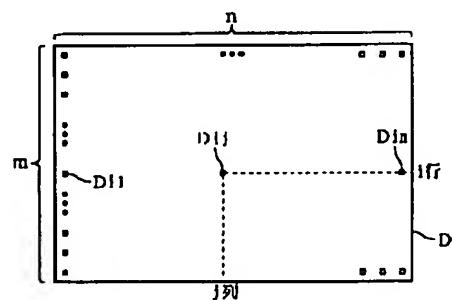
【図3】



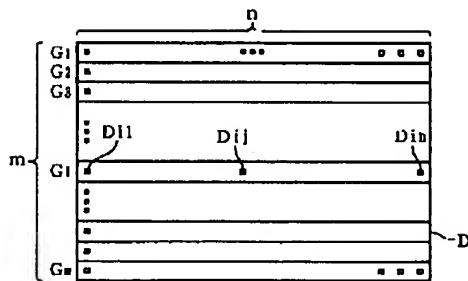
【図4】



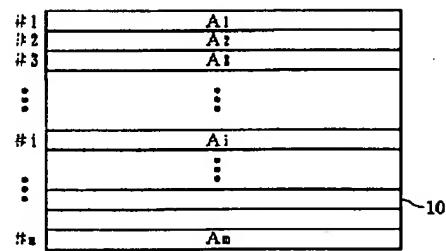
【図5】



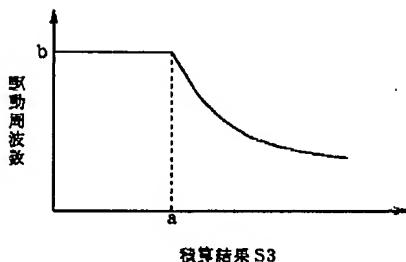
【図6】



【図7】

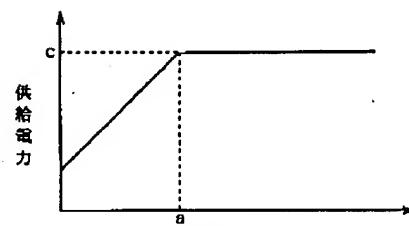


【図8】



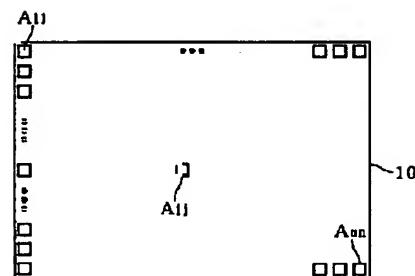
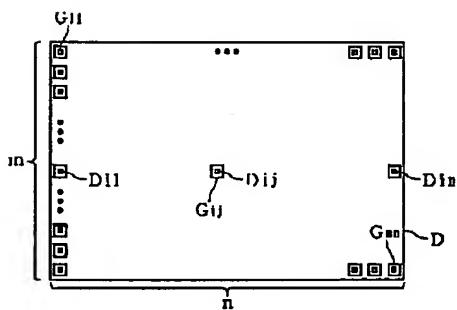
計算結果 S3

【図9】



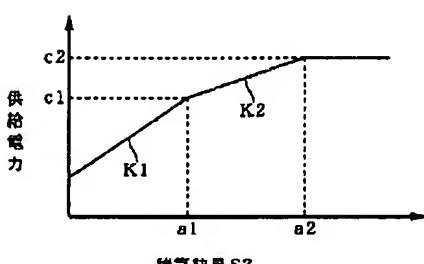
計算結果 S3

【図10】



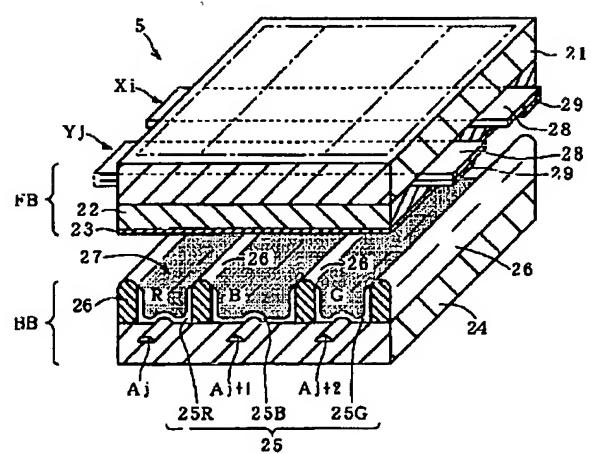
【図11】

【図12】

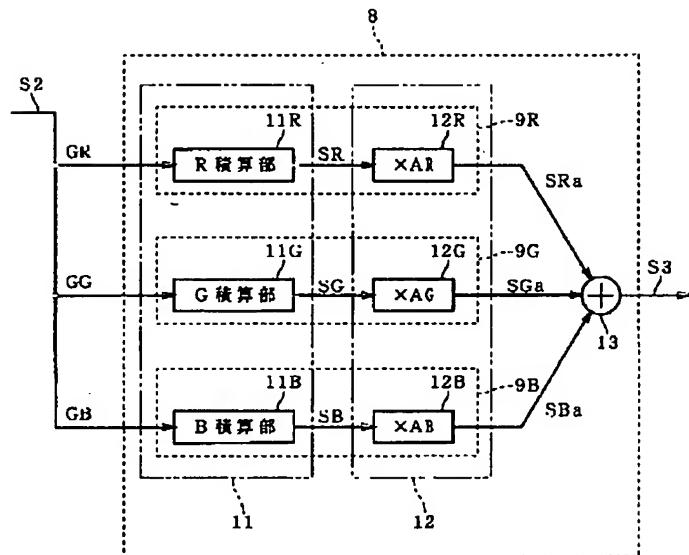


計算結果 S3

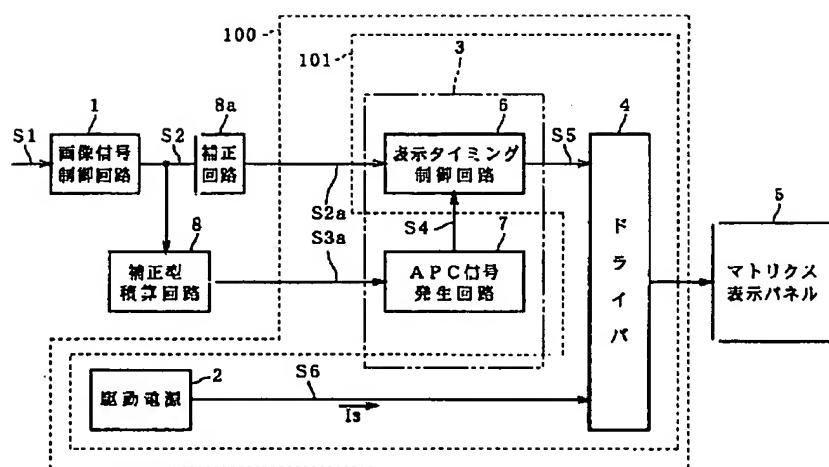
【図13】



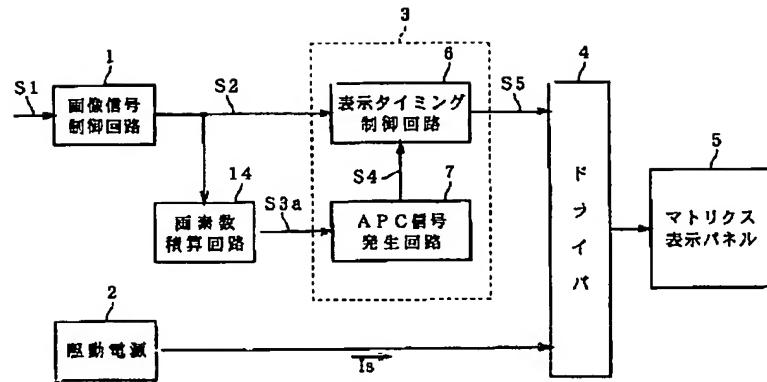
【図14】



【図15】



【図16】



【図17】

